

# PATENT ABSTRACTS OF JAPAN

(11)Publication number : 09-098574  
 (43)Date of publication of application : 08.04.1997

(51)Int.CI. H02M 3/338  
 H02M 3/28  
 H04N 5/63

(21)Application number : 07-253173 (71)Applicant : MATSUSHITA ELECTRIC IND CO LTD

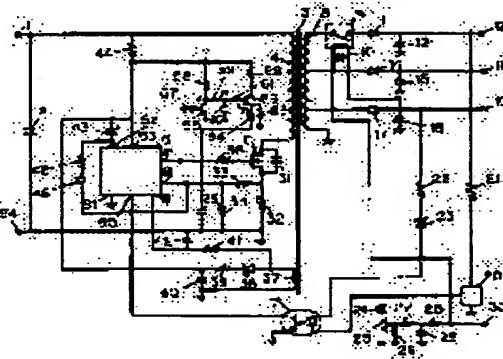
(22)Date of filing : 29.09.1995 (72)Inventor : HIRAHARA HIROAKI

## (54) POWER SUPPLY CIRCUIT

### (57)Abstract:

**PROBLEM TO BE SOLVED:** To suppress overcurrent in starting or switching from absence recording mode to television mode by applying a bias voltage continuously to a detection means when the oscillation frequency of a signal for controlling a switching means exceeds a predetermined frequency.

**SOLUTION:** When an FET 6 is turned on to generate a flyback voltage in the primary winding 4, a flyback voltage is also generated simultaneously in the secondary winding 8 and a forward bias voltage is applied to secondary rectifier diodes 11, 14, 17. The voltage is smoothed through smoothing capacitors 12, 15, 18 and outputted as a DC power supply voltage 13, 16, 19. A bias voltage is applied continuously to a detection means, i.e., an overcurrent detection terminal 48, when the oscillation frequency of a signal for controlling a switching means, i.e., transistors 55, 56, exceeds a predetermined frequency. According to the circuitry, overcurrent can be suppressed in starting or switching from absence recording mode to television mode.



## LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

(19)日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平9-98574

(43)公開日 平成9年(1997)4月8日

(51)Int.Cl <sup>8</sup>	識別記号	序内整理番号	F I	技術表示箇所
H 02 M 3/338			H 02 M 3/338	A
3/28			3/28	C
H 04 N 5/63			H 04 N 5/63	Z

審査請求 未請求 請求項の数1 O.L (全8頁)

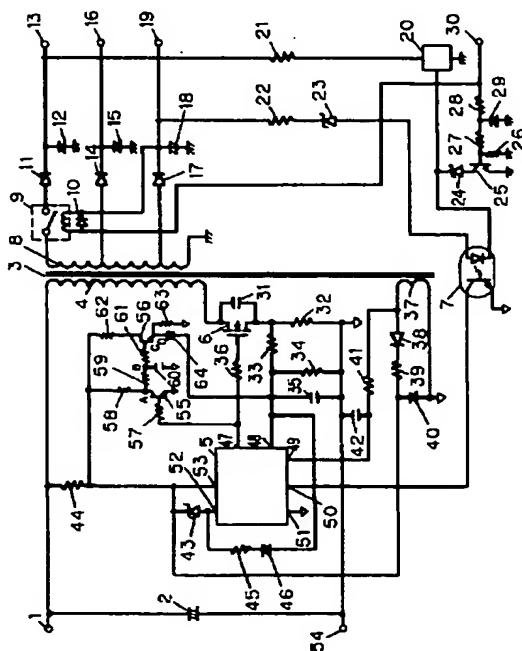
(21)出願番号	特願平7-253173	(71)出願人	000005821 松下電器産業株式会社 大阪府門真市大字門真1006番地
(22)出願日	平成7年(1995)9月29日	(72)発明者	平原 裕明 大阪府門真市大字門真1006番地 松下電器 産業株式会社内
		(74)代理人	弁理士 潤本 智之 (外1名)

(54)【発明の名称】 電源回路

(57)【要約】

【目的】 起動時およびモード切換時に過電流を抑制し、電源の安全性、信頼性を向上させた電源回路を提供することを目的とする。

【構成】 トランジスト3と、前記トランジストに流れる電流を制御するスイッチ手段と、前記スイッチ手段に流れる電流を検出する手段と、前記スイッチ手段に流れる電流が所定値を超えた場合に前記スイッチ手段に流れる電流を抑制する手段5と、前記スイッチ手段を制御する信号の発振周波数があらかじめ決められた周波数以上になったときに前記検出手段にバイパス電圧を連続的に加える手段を備えた構成を有する。



1

2

## 【特許請求の範囲】

【請求項1】 トランスと、前記トランスに流れる電流を制御するスイッチ手段と、前記スイッチ手段に流れる電流を検出する手段と、前記スイッチ手段に流れる電流が所定値を超えた場合に前記スイッチ手段に流れる電流を抑制する手段と、前記スイッチ手段を制御する信号の発振周波数があらかじめ決められた周波数以上になったときに前記検出手段にバイアス電圧を連続的に加える手段を備えたことを特徴とする電源回路。

## 【発明の詳細な説明】

## 【0001】

【産業上の利用分野】 本発明は、テレビジョン受信機などで使用されるスイッチング電源回路に関するものである。

## 【0002】

【従来の技術】 従来のスイッチング電源の一例として自励式フライバックコンバーターの構成を図3に示す。

【0003】 図3において、1は商用AC電源を整流平滑した電源電圧、2は電圧平滑用電解コンデンサ、3はトランス、4はトランス3の1次側巻線、5はスイッチング電源の制御回路、6は電解効果型トランジスタ(以下FET)を用いたスイッチング素子、7はホトカブラー、8はトランス3の2次側巻線、9はリレー、10はダイオード、11、14、17はトランス3の2次側巻線に発生する電圧を整流するダイオード、12、15、18はそれぞれ整流ダイオード11、14、17で整流した電圧を平滑する電解コンデンサ、13、16、19は2次側の直流出力電圧、20は誤差増幅器、21、22は電流制限用抵抗、23、24は前記出力19で電圧安定化をするためのツェナーダイオード、25は安定化出力を切り替えるためのトランジスタ、26、27、28は抵抗、29は電解コンデンサ、30はマイコンからの制御信号、31はFET6のドレインソース端子間に接続された共振用コンデンサ、32はFET4に流れる電流を検出するための微小抵抗、33、34は分圧用抵抗、35はノイズ除去用コンデンサ、36はFET6のゲート抵抗、37はトランス3のバイアス巻線、38はバイアス巻線37に発生した電圧を整流するダイオード、39はノイズ除去用抵抗、40はダイオード38で整流した電圧を平滑する電解コンデンサ、41、42は遅延用積分回路を構成する抵抗とコンデンサ、43は過電圧検出用ツェナーダイオード、44は起動抵抗、45、46は起動時ソフトスタート用抵抗と電解コンデンサ、47は制御回路5のFET6を駆動する出力端子、48は制御回路5の過電流検出入力端子、49は制御回路5のトランシリセット検出入力端子、50は制御回路5のフィードバック端子、51は制御回路5のグランド端子、52は制御回路5の過電圧検出入力端子、53は制御回路5の電源電圧入力端子、54は電源電圧1のGND端子、図中の逆三角形は1次側GNDのマークである。

る。

【0004】 図3において2次側出力13の電圧は140Vであり、負荷として偏向・高圧回路が接続されている。リレー9がオンのときは電圧安定化は出力13で行われて偏向・高圧回路が動作し、利用者がテレビを試聴できる通常のモード(以下テレビモードと呼ぶ)である。2次側出力19の電圧は14Vであり、負荷としては信号処理回路などが接続されている。リレー9がオフのときは、出力13がオフするため高圧・偏向回路は動作しないが、電圧安定化は出力19で行われて140V以外の残りの出力電圧は発生し、衛星放送を受信して信号を外部接続端子に出力し、外部に接続されたVTRに録画することのできるモード(以下留守録モードと呼ぶ)である。留守録モードとテレビモードの切換えは、テレビモード時に利用者がリモコンなどで設定することにより容易に行なうことができるようになっている。

【0005】 次にテレビモードでの動作について図4も参照しながら動作説明を行う。図4はテレビモードでの各部の波形を示したものである。このとき制御信号30はLになっており、リレー9はオン、トランジスタ25はオフしている。

【0006】 図4において(a)は制御回路5によって出力されるFET6の駆動波形V<sub>OUT</sub>、(b)はFET6を流れる電流波形I<sub>D</sub>でドレイン端子からソース端子に流れれる向きを正としている。(c)は前記電流I<sub>D</sub>を微小抵抗32で電圧として検出し抵抗33、34で分圧しコンデンサ35でノイズ除去して過電流検出端子48に入力される電圧波形V<sub>CL</sub>、(d)はFET6のドレンソース端子間電圧V<sub>DS</sub>、(e)はバイアス巻線37の出力電圧V<sub>S</sub>、(f)は積分回路41、42により積分され制御回路5に入力される電圧波形V<sub>DL</sub>である。時刻t1でV<sub>OUT</sub>がHになると、FET6はオンし電流I<sub>D</sub>が流れ始める。そのとき1次巻線4に流れる1次電流により、トランス3に磁束が発生しエネルギーが蓄積され、同時にトランス3の2次巻線8にも誘起電圧が発生するが、2次側整流ダイオード11、14、17を逆バイアスする方向に誘起電圧を発生するように構成しているので2次側電流は流れない。このとき同時にバイアス巻線37にも誘起電圧が発生するが、V<sub>OUT</sub>と逆相で発生するように構成されているので、このときV<sub>S</sub>は負電圧になり積分回路41、42を通じてリセット検出端子に入力される電圧波形V<sub>DL</sub>は、制御回路5に内蔵されたクランプ回路によって0Vにクランプされる。制御回路5によって決められるオン期間が終わると、時刻t2でV<sub>OUT</sub>はLになりFET6はオフする。FET6がオフすると1次巻線4にフライバック電圧が発生すると同時に、2次巻線8にもフライバック電圧が発生し、2次側整流ダイオード11、14、17を順バイアスする方向に電圧が印可されるのでトランス3に蓄積されたエネルギーが前記2次巻線8を介して2次電流として放出さ

3

れ、平滑コンデンサー12、15、18によって平滑され直流電源電圧13、16、19として出力される。このとき1次側バイアス巻線37に発生したフライバック電圧 $V_{FS}$ は積分回路41、42によって $V_{DL}$ のような波形となりリセット検出端子49に入力される。時刻 $t_3$ にトランジスタ3に蓄積されたエネルギーが2次電流としてすべて放出されると、2次巻線8に誘起されていたフライバック電圧は反転し2次側整流ダイオード11、14、17は逆バイアスされるので2次電流はオフする。1次側巻線に発生していたフライバック電圧も反転し、共振コンデンサ31に蓄積されていたエネルギーは放出され1次巻線4のインダクタンスと共振を始めるので、FET6のドレインソース間電圧 $V_{DS}$ は(d)に示すように低下してゆく。このとき時刻 $t_4$ で $V_{DL}$ が0Vになるように積分定数41、42を設定することにより制御回路5は時刻 $t_4$ でターンオンし、 $V_{OUT}$ はHが出力される。 $V_{OUT}$ がHになったあとの動作は時刻 $t_1$ からの動作と同様である。

【0007】つぎにテレビモードで出力電圧が安定に制御される動作について説明する。誤差増幅器20は基準電圧を内蔵しており、電源電圧13が前記基準電圧より低ければホトカブラー7の発光ダイオードに流れる電流が減少し、受光側トランジスタのベース電流が減少しコレクタ電流も減少する。制御回路5はコレクタ電流すなわちフィードバック端子50から流出する電流 $I_{FB}$ が減少すると $V_{OUT}$ のオン期間を広げてFET6に流れる電流を増加させ、単位時間にトランジスタ3に蓄積されるエネルギーを増加させる。このとき2次巻線に流れる電流も増加して電解コンデンサー12にエネルギーを蓄積し出力電圧13を上昇させる。出力電圧13が誤差増幅器20の基準電圧より高くなった場合には、上記と全く逆の動作で出力電圧13を低下させる。このように出力電圧13の電圧が変動しても電圧は常に一定になるように制御される。

【0008】次に留守録モードの動作について図5も参照しながら動作説明を行う。図5は留守録モードでの各部の波形を示したものである。このとき制御信号30はHになっており、リレー9はオフ、トランジスタ25はオンしている。図5において(a)から(f)は図4と同じ箇所での波形を示している。基本的な動作はテレビモードと同じであるが、リレー9がオフしているため出力13に140Vが発生しないことと、偏向・高圧回路が動作しないためテレビモードより消費電力が少なく、図5の $V_{OUT}$ に示すようにオン期間が小さい点が異なる。一般にオン期間が小さいと、トランジスタ3に蓄積されたエネルギーも短時間で放出されてオフ期間も小さくなり、発振周波数が高くなつて妨害対策が困難になるという問題を有するので、この場合には制御回路5にあらかじめオフ期間の最小値が設定されており留守録モードのように負荷が軽い場合でもオフ期間が設定値より小さく

4

ならないようにしている。ターンオフしてからの動作について説明する。時刻 $t_2$ でFET6がオフすると、前述の動作と同じで2次側出力16、19に電圧が発生する。このときトランジスタ3に蓄積されたエネルギーは小さいので、時刻 $t_3$ でトランジスタ3に蓄積されたエネルギーが2次電流としてすべて放出されると、2次巻線8に誘起されていたフライバック電圧は反転し2次側整流ダイオード14、17は逆バイアスされるので2次電流はオフする。1次側巻線に発生していたフライバック電圧も反転し、共振コンデンサ31に蓄積されていたエネルギーは放出され1次巻線4のインダクタンスと共振を始めるので、FET6のドレインソース間電圧 $V_{DS}$ は(d)に示すように振動する。同時にリセット検出端子49の入力電圧 $V_{DL}$ もしきい値以下になるが、あらかじめ設定された最小オフ期間より早いので制御回路5は $V_{OUT}$ にLを出力し続ける。最小オフ期間が終了すると、時刻 $t_4$ でターンオンし $V_{OUT}$ にHが出力される。 $V_{OUT}$ がHになったあとの動作は時刻 $t_1$ からの動作の繰り返しである。

【0009】つぎに留守録モードで出力電圧が安定に制御される動作について説明する。リレー9がオフし出力13が0Vであるので誤差増幅器20には電流が流れず、ホトカブラー7の電流は出力19から抵抗22、ツェナーダイオード23、ホトカブラー7、ツェナーダイオード24、トランジスタ25を介して流れる。このときツェナーダイオード23、24のツェナー電圧、発光ダイオード7の順方向電圧をそれぞれ3.3V、10V、0.7Vと設定すれば、その積み上げで出力19を14Vに安定化することができる。出力19が14Vより高い、あるいは低い場合の制御回路5の安定化動作は前述のテレビモードの場合と同じであるが、出力19に接続されている負荷が信号処理回路であり、負荷電流としては数百mAで負荷変動もほとんどないため出力電圧19は十分に安定化される。

【0010】つぎに過電流保護動作について図4を用いて説明する。時刻 $t_1$ で $V_{OUT}$ がHになりFET6がオンすると、FET6に電流 $I_D$ が流れ始め、その $I_D$ に対応して過電流検出端子48に電圧波形 $V_{CL}$ が入力される。いま $I_D$ が上昇を続け、 $V_{CL}$ が時刻 $t_2$ でしきい値 $V_{th}$ に達すると、制御回路5は直ちに $V_{OUT}$ をLに引き落す。 $V_{OUT}$ がHになるとFET6はオフするので電流 $I_D$ もオフし、それ以上電流が流れ続ける事なくFET6は過電流による破壊から保護される。なおこの動作は $V_{OUT}$ の1パルスごとに動作し、電源の動作を停止させることはない。したがって2次側の負荷が瞬間に過負荷状態になつても、なんら問題なく動作を続ける。図4では過電流保護回路について説明するため $V_{CL}$ が $V_{th}$ に達したように描いているが、通常の負荷範囲では $V_{CL}$ が $V_{th}$ に達することはない。

【0011】つぎに起動時の動作について図6および図

50

7を用いて説明する。図6は起動時の各部の波形で、(a)は制御回路5によって出力されるFET6の駆動波形V<sub>OUT</sub>、(b)はFET6を流れる電流波形I<sub>D</sub>でドレイン端子からソース端子に流れる向きを正としている。(c)は前記電流I<sub>D</sub>を微小抵抗32で電圧として検出し抵抗33、34で分圧しコンデンサ35でノイズ除去して過電流検出端子48に入力される電圧波形V<sub>C</sub>、(d)は積分回路41、42により積分され制御回路5に入力される電圧波形V<sub>DL</sub>である。図7は起動後、留守録モードからテレビモードに切り換わった時の各部の波形で、(a)から(d)は図6と同じである。まず図6によって説明する。起動時はマイコンからの制御信号30によりリレー9はオフし、トランジスタ25がオンしているので電圧安定化は出力19により行う。電源電圧1が上昇してゆくと制御回路5の電源電圧入力端子53に入力される電圧V<sub>CC</sub>も上昇してゆく。V<sub>CC</sub>が制御回路5の起動電圧に達すると制御回路5は動作を開始し、時刻t1でV<sub>OUT</sub>にHを出力すると、FET6はオンし電流I<sub>D</sub>が流れ始める。時刻t2でターンオフするまでの動作は前述の定常時の場合と同じである。FET6がオフすると1次巻線4、2次巻線8、1次側バイアス巻線27にフライバック電圧が発生する。このとき1次側バイアス巻線37に発生したフライバック電圧はまだ十分に電圧が上昇せず、積分回路41、42を通って制御回路5のリセット検出端子49に入力される電圧V<sub>DL</sub>は図6(d)に示すようにまだしきい値に達しない。制御回路5はV<sub>DL</sub>からトランスのリセットを検出できず、V<sub>DL</sub>によるオフ期間の設定ができないため、制御回路5にあらかじめ設定されている最小のオフ期間をこのときのオフ期間として時刻t3でターンオンする。このときトランス3は蓄積されたエネルギーを完全に放出しておらず、エネルギーを蓄積したままターンオンする。時刻t3でV<sub>OUT</sub>がHになると、FET6に電流I<sub>D</sub>が流れトランス3にさらにエネルギーが蓄積されるが、前述のようにトランス3にはエネルギーが残っているのでトランス3は磁気飽和状態になり、トランス3のインダクタンスが低下し、1次巻線4およびFET6に過大電流が流れる。このときのI<sub>D</sub>波形は急峻に立ち上がり、過電流検出端子48に図6(c)に示すように急峻な電圧波形が入力され、前述の過電流保護動作により過電流が防止され時刻t4でターンオフする。このとき制御回路5は起動すると同時に過電圧検出端子52に制御回路5から一定の電圧を出力するよう構成してあり、抵抗45、電解コンデンサ46を介して過電流検出端子48にバイアス電圧V<sub>bias</sub>を加えるようになっているため、見かけ上過電流検出のしきい値が下がり過電流が小さく押さえられるようになっている(この動作を以後ソフトスタートと呼ぶ)。電解コンデンサ46に蓄積された電荷は抵抗32、33、34で放電されるため、過電流検出端子48に加えられるバイアス電圧は徐々に低下してゆ

き数msecでゼロになるようになっている。ターンオフして以後の動作は上記動作の繰り返しである。このトランス3の磁気飽和状態はリセット検出端子49に入力される電圧V<sub>DL</sub>が徐々に上昇してしきい値を超えるまで続き、しきい値を超るとオフ期間の設定はV<sub>DL</sub>がしになるまで、すなわちトランス3が2次側にエネルギーを放出し終わるまでの期間に広がる。V<sub>DL</sub>がしきい値を超えてからの動作は留守録モードの時と同じである。2次側電圧が安定化した後、マイコンから信号処理回路に初期化のためのデータが送られ、数百msec後信号処理回路が安定してから制御信号30をしにしてリレー9をオンすると同時にトランジスタ25をオフし、出力13すなわち140Vを立ち上げる。このときの動作は基本的には上記起動時と同じであるが、過電流検出端子48に加えられるバイアス電圧は制御回路5の起動時だけしか発生しないため、このときにはソフトスタートがかからないようになっている。このときの動作を図7によって説明する。リレー9がオンして以後時刻t1で最初のターンオンをすると、2次側出力13を上昇させるために制御回路5はオン期間を広げてFET6に電流を流し時刻t2でターンオフする。このとき2次側出力13の電圧はまだゼロであるので、1次側バイアス巻線37の電圧も巻線比に従って低下し、リセット検出端子49の入力電圧V<sub>DL</sub>もしきい値に達しない。したがって起動時と同じく制御回路5はあらかじめ設定された最小オフ期間後t3でターンオンするので、トランス3は磁気飽和状態となりFET6に流れる電流I<sub>D</sub>は急峻に流れる。前述したようにこのときはソフトスタートがかからないので、I<sub>D</sub>のピーク値は起動時より大きくなる。この状態はV<sub>DL</sub>が徐々に上昇し、しきい値を超えるまで続き、しきい値を超えるとオフ期間の設定はV<sub>DL</sub>がしになるまで、すなわちトランス3が2次側にエネルギーを放出し終わる期間までに広がる。V<sub>DL</sub>がしきい値を超えてからの動作はテレビモードの時と同じである。以上起動について説明したが、利用者がリモコンなどを操作して留守録モードからテレビモードへ切り替えたときも上記と同じ動作をする。

## 【0012】

【発明が解決しようとする課題】しかしながら上記構成においては、起動時および留守録モードからテレビモード切り換え時にソフトスタートがきかないで、FET6にストレスがかかり最悪の場合破壊するという課題を有していた。

【0013】本発明は上記課題を解決するもので、起動時および留守録モードからテレビモード切り換え時に過電流を抑制することが可能な電源回路を提供することを目的とする。

## 【0014】

【課題を解決するための手段】上記目的を達成するため50に本発明のテレビジョン用電源回路は、トランスと、前

記トランスに流れる電流を制御するスイッチ手段と、前記スイッチ手段に流れる電流を検出する手段と、前記スイッチ手段に流れる電流が所定値を超えた場合に前記スイッチ手段に流れる電流を抑制する手段と、前記スイッチ手段を制御する信号の発振周波数があらかじめ決められた周波数以上になったときに前記検出手段にバイアス電圧を連続的に加える手段を備えた構成を有する。

【0015】

【作用】以上の構成によって、起動時および留守録モードからテレビモード切換え時に過電流を抑制することが可能で、FETの破壊を防止することができる。

【0016】

【実施例】以下図面により本発明の一実施例を説明する。

【0017】図1は本発明の実施例である自励式フライバックコンバーターの構成図である。この図において1から54までは図3に示す従来例と同じである。55、56はトランジスタ、57、58、59は抵抗、60はコンデンサ、61、62、63は抵抗、64はダイオードである。

【0018】つぎに図2も用いて動作を説明する。図2は起動時および留守録モードからテレビモード切換え時にFET6に大電流が流れるときの各部波形を図7と同じタイミングで表してある。

【0019】図2において、(a)は制御回路5によって出力されるFET6の駆動波形VOUT、(b)はFET6を流れる電流波形IDでドレイン端子からソース端子に流れる向きを正としている。(c)は前記電流IDを微小抵抗32で電圧として検出し抵抗33、34で分圧しコンデンサ35でノイズ除去して過電流検出端子48に入力される電圧波形VCL、(d)は積分回路41、42により積分され制御回路5に入力される電圧波形VDL、(e)はトランジスタ55のコレクタ電圧VAで(d)のVOUTを反転して波形整形したもの、(f)はコンデンサ60の端子電圧VBで(e)のVAを抵抗59とコンデンサ60で積分したもの、(g)はトランジスタ56のベース電圧VCで(f)のVBを抵抗61を介してトランジスタ56のベースに加えたもの、(h)はトランジスタ56のエミッター電圧VDである。図2において時刻t2でターンオフしてからの動作について説明する。時刻t2でVOUTがLになるとVAはその反転であるのでHになり、抵抗59、コンデンサ60によって積分されVBのように徐々に上昇して行く。VBの電圧は抵抗61を介してトランジスタ56のベースに加えられ、トランジスタのしきい値を超えたところでトランジスタ56はオンする。トランジスタ56が時刻t2'でオンするとトランジスタ56のエミッターにはコレクタ電圧が抵抗62、63で分圧されてVDのような電圧が出力される。このVDがダイオード64を介して過電流検出端子48にVbiasとして加えられるので、V

10

20

30

40

50

CLは(c)のようにステップ状に上昇する。この状態で時刻t3でターンオンすると従来例の図7の場合と同じく、トランス3が磁気飽和し(b)のようにIDが急峻に立ち上がるが、従来例の図6で起動時にVCLにVbiasが加わったときと同じで、見かけ上過電流検出のしきい値が下がり過電流が抑えられるようになっている。時刻t4でターンオフするまでVBは放電して電圧が低下するが、トランジスタのしきい値以下には下がらないよう抵抗59とコンデンサ60の値を設定している。以後VDはVDLが徐々に上昇ししきい値を超えるまでHを維持し、IDの過電流は抑制され続ける。時刻tnでVDLがしきい値を超えると、オフ期間は起動時の説明で述べたように時刻tn+1でトランス3がエネルギーを放出し終わるまで広がる。時刻tn+1でVDLがLになるとVOUTはターンオンし、VBは放電するので徐々に電圧が低下して行く。時刻tn+1'でVBがトランジスタ56のしきい値を下回るとトランジスタ56はオフしVDはLになるので、VCLに加えられたバイアス電圧Vbiasはゼロになる。このときトランス3の磁気飽和はなくなっているので時刻tn+1からVCLは増加していくが、時刻tn+1'でバイアス電圧VbiasがゼロになるのでVCLがしきい値に達して過電流保護が働くことはない。以後テレビモードで説明した動作と同じである。

【0020】図2において時刻t2より以前でもVFがHになりVCLにバイアス電圧が加えられているが、このときは留守録モードで負荷が軽くIDも小さいので過電流保護が働くことはない。また通常のテレビモードではオン期間が広がるのでVDはオン期間中に放電され、VFはHになり続けることはなくVCLがしきい値に達して不需要に過電流保護が働くことはない。以後テレビモードで説明した動作と同じ動作をする。

【0021】発振周波数は留守録モード時が約250kHz、テレビモード時が80~120kHzになっており、両モードの周波数は連続的に変わることはないので、抵抗59とコンデンサ60の値にはばらつきがあるても、留守録モードの時のみ連続的にトランジスタ56をオンさせVbiasをVCLに与え続けることができる。

【0022】また一般的に制御回路5はIC化されており、本発明の保護回路をIC内に構成すればなんらコストアップにはならない。

【0023】さらに付け加えるならば起動時も本発明の保護回路によりソフトスタートをかけることができるので、図3の従来例のソフトスタート用抵抗45と電解コンデンサ46は削除できコストダウンすることができる。

【0024】本実施例では発振周波数の検出にコンデンサの充放電を利用したが、発振周波数が検出できるような回路であればコンデンサ以外のものを用いても構わない。たとえば周波数カウンタを用い、あらかじめ設定された周波数を超えたところでスイッチ手段によりVCLに

9

10

$V_{bias}$ を加えるような構成にしてもなんら差し支えない  
のは言うまでもない。

【0025】

【発明の効果】本発明のテレビジョン用電源回路によれば、起動時および留守録モードからテレビモード切換え時に過電流を抑制することが可能で、電源の安全性、信頼性の向上が図れる。

【図面の簡単な説明】

【図1】本発明の一実施例における電源回路の構成図

【図2】同実施例における電源回路の動作波形を示す図

【図3】従来の電源回路の構成図

【図4】従来の電源回路の動作波形を示す図

【図5】従来の電源回路の動作波形を示す図

【図6】従来の電源回路の動作波形を示す図

【図7】従来の電源回路の動作波形を示す図

【符号の説明】

1 電源電圧

2 電解コンデンサ

3 トランジスタ

4 1次巻線

5 制御回路

\* 6 F E T

7 ホトカブラー

8 2次巻線

9 リレー

10 ダイオード

11、14、17 整流ダイオード

13、16、19 電源電圧

20 錯差増幅器

23、24 ツェナー

10 25 トランジスタ

30 制御信号

31 共振用コンデンサ

32 電流検出用微小抵抗

37 バイアス巻線

48 過電流検出端子

49 リセット検出端子

51 GND端子

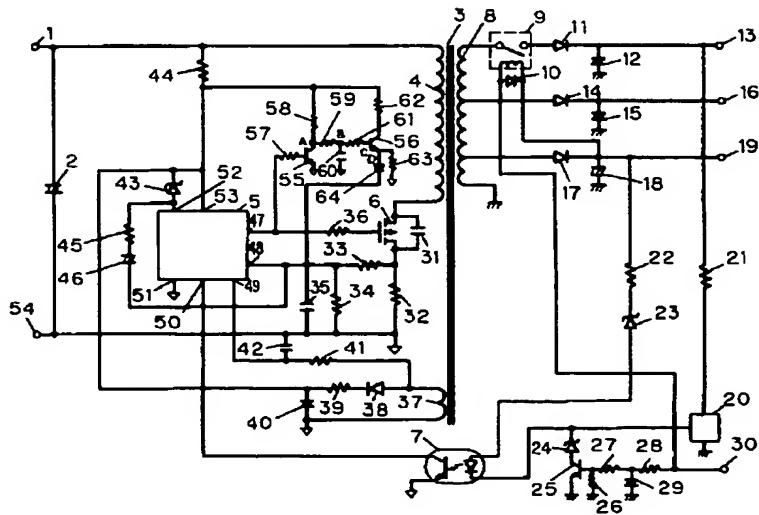
52 過電圧検出端子

54 GND端子

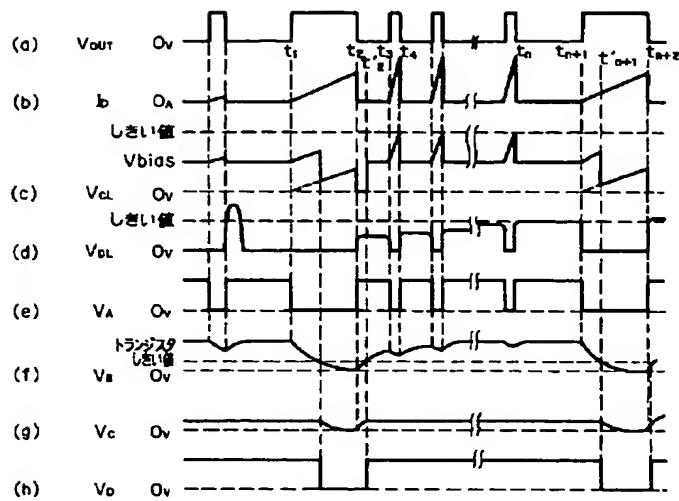
20 55、56、トランジスタ

\* 60 ダイオード

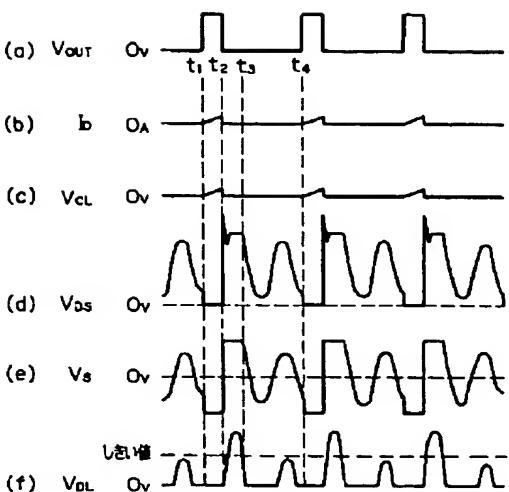
【図1】



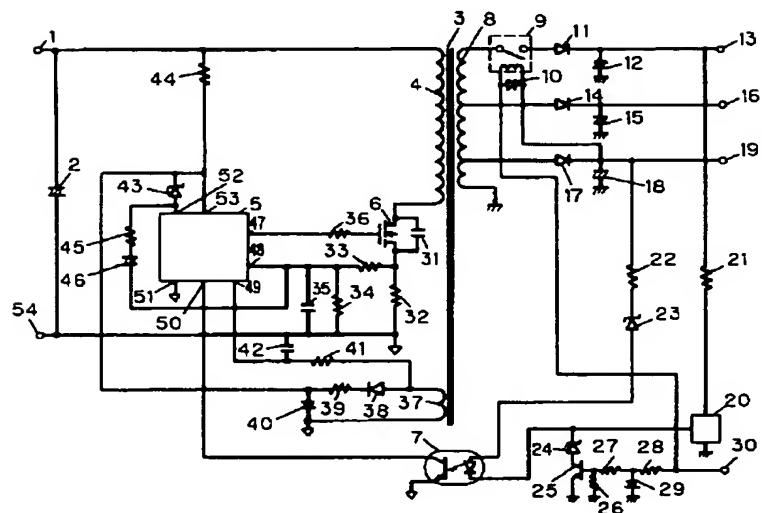
【図2】



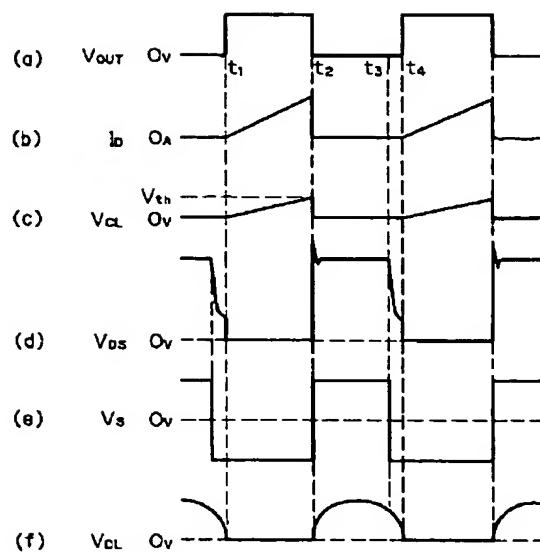
【図5】



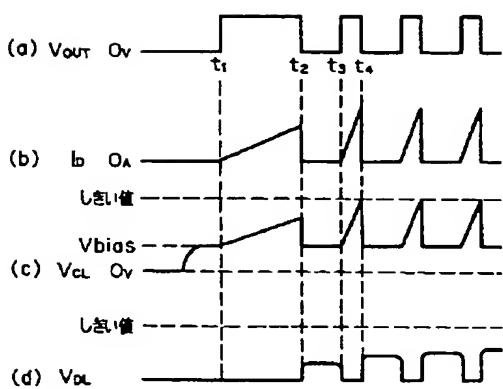
【図3】



【図4】



【図6】



【図7】

